

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Seung-hee Nam, et al.

Application No.: Not Yet Assigned

Confirmation No.:Not Yet Assigned

Filed: Concurrently Herewith

Art Unit: N/A

For: **ARRAY SUBSTRATE FOR LIQUID
CRYSTAL DISPLAY DEVICE AND METHOD
OF MANUFACTURING THE SAME**

Examiner: Not Yet Assigned

Customer No.: 30827

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign applications filed in the following foreign countries on the dates indicated:

Country	Application No.	Date
Korea, Republic of	10 2002-0084589	December 26, 2002
Korea, Republic of	10 2002- 0086985	December 30, 2002

In support of this claim, a certified copy of each said original foreign application is filed herewith.

Dated: October 31, 2003

Respectfully submitted,


By 
Rebecca Goldman Rudich
Registration No.: 41,786
MCKENNA LONG & ALDRIDGE LLP
1900 K Street, N.W.
Washington, DC 20006
(202) 496-7500
Attorney for Applicant



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2002-0084589
Application Number

출 원 년 월 일 : 2002년 12월 26일
Date of Application DEC 26, 2002

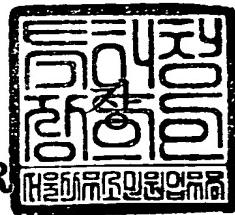
출 원 인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 09 월 04 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0012
【제출일자】	2002.12.26
【발명의 명칭】	액정표시장치용 어레이 기판의 제조방법
【발명의 영문명칭】	Method for Fabricating of Array Panel used for a Liquid Crystal Display Device
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	남승희
【성명의 영문표기】	NAM, SEUNG HEE
【주민등록번호】	730915-1690911
【우편번호】	704-921
【주소】	대구광역시 달서구 신당동 1736-2
【국적】	KR
【발명자】	
【성명의 국문표기】	오재영
【성명의 영문표기】	OH, JAE YOUNG
【주민등록번호】	750222-1041720
【우편번호】	437-081
【주소】	경기도 의왕시 내손1동 포일아파트 101동 210호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 정원기 (인)

1020020084589

출력 일자: 2003/9/9

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	5	면	5,000	원
【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】		34,000	원	
【첨부서류】		1.	요약서·명세서(도면)_1통	

【요약서】**【요약】**

본 발명에 따른 액정표시장치용 어레이 기판의 제조 방법에 의하면, 건식식각 공정과 동일 챔버에서 PR을 건식 스트립하여 별도의 박리제 사용을 생략할 수 있어, 제조 단가를 낮출 수 있으며, 액티브 공정에서는 불순물 실리콘층 표면의 일부식각 단계를 포함하는 것으로; 소자에 손상이 가해지는 것을 방지할 수 있어, 모든 어레이 소자를 안정적으로 적용할 수 있기 때문에, 생산수율을 높일 수 있는 장점을 가진다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

액정표시장치용 어레이 기판의 제조방법{Method for Fabricating of Array Panel used for a Liquid Crystal Display Device}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치용 액정패널의 단면을 도시한 단면도.

도 2는 일반적인 액정표시장치의 어레이 공정에 대한 개략적인 공정 흐름도.

도 3은 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 공정에 대한 개략적인 공정흐름도.

도 4a 내지 4d는 본 발명의 제 2 실시예에 따른 액티브 공정을 단계별로 나타낸 단면도.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<5> 본 발명은 액정표시장치에 관한 것으로, 특히 액정표시장치용 어레이 기판의 제조 방법에 관한 것이다.

<6> 최근에, 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술집약적이며 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

- <7> 일반적으로 액정표시장치는 박막트랜지스터를 포함하는 어레이 기판과 컬러 필터(color filter) 기판 사이에 액정을 주입하여, 이 액정의 이방성에 따른 빛의 굴절률 차이를 이용해 영상효과를 얻는 비발광 소자를 뜻한다.
- <8> 현재에는 박막트랜지스터(Thin Film Transistor ; TFT)와 이 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD ; Active Matrix Liquid Crystal Display)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- <9> 상기 액정표시장치를 구성하는 기본적인 부품인 액정패널의 단면구조를 살펴보면 다음과 같다.
- <10> 도 1은 일반적인 액정표시장치용 액정패널의 단면을 도시한 단면도이다.
- <11> 액정패널(20)은 여러 종류의 소자들이 형성된 두 장의 기판(2, 4)이 서로 대응되게 형성되고, 상기 두 장의 기판(2, 4) 사이에 액정층(10)이 개재된 형태로 위치하고 있다.
- <12> 즉, 상기 액정패널(20)에는 색상을 표현하는 컬러필터가 형성된 상부 기판(4)과 상기 액정층(10)의 액정분자 배열방향을 변환시킬 수 있는 스위칭 소자가 내장된 하부 기판(2)으로 구성된다.
- <13> 좀 더 상세히 설명하면, 상기 상부 기판(4)의 투명기판(1) 하부에는 액정배열을 제어할 수 없는 영역 상의 빛을 차단하는 블랙매트릭스(9)가 형성되어 있고, 이 블랙매트릭스(9)의 하부에는 특정 파장대의 빛만을 투과시켜 색채를 표현하는 컬러필터(8)가 적(Red), 녹(Green), 청(Blue) 컬러순으로 형성되어 있으며, 이 컬러필터(8) 하부에는 액정층(10)에 전압을 인가하는 한쪽 전극인 공통전극(12)이 형성되어 있다.

- <14> 상기 하부 기판(2)의 투명기판(1) 상부에는 스위칭 역할을 하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)로부터 신호를 인가받고 상기 액정층(10)으로 전압을 인가하는 다른 한 쪽 전극역할을 하는 화소전극(14)이 형성되어 있다.
- <15> 상기 화소전극(14)이 형성된 부분을 화소부(P)라고 한다.
- <16> 그리고, 도면으로 제시하지는 않았지만, 상기 상부 및 하부 기판에서 액정층과 실질적으로 접촉하는 부분에는 액정의 배열을 유도하는 배향막이 형성된다.
- <17> 상기 하부 기판은 상부 기판에 비해 다수의 공정을 거쳐 제작되며, 상기 하부 기판을 어레이 기판으로 제작하는데는, 증착(deposition), 사진식각공정, 식각(etching) 공정이 여러 번 반복된다.
- <18> 이하, 상기 사진식각 공정에 대해서 도면을 참조하여 좀 더 상세히 설명한다.
- <19> 도 2는 일반적인 액정표시장치의 어레이 공정에 대한 개략적인 공정 흐름도로서, 5 마스크 공정을 일례로 하여 설명한다.
- <20> st1에서는, 기판 상에 게이트 금속물질을 증착하는 단계와, 게이트 금속물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 PR 물질이 형성된 기판 상에 일정 패턴을 가지는 마스크를 배치한 다음 노광, 현상 공정을 포함하는 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패턴을 마스크로 이용한 습식식각(wet etch) 공정에 의해 게이트 전극을 형성하는 단계와, 마지막으로 PR패턴을 스트립(strip)하는 단계이다.
- <21> 상기 습식식각 단계는, 한 예로 식각 용액인 에천트(etchant)가 담긴 용기 내에 기판을 디핑(dipping)하는 방법으로 식각처리하는 단계에 해당된다.

- <22> st2에서는, 상기 게이트 전극을 덮는 영역에 게이트 절연물질, 비정질 실리콘 물질(a-Si), 불순물 실리콘 물질(n+ a-Si)을 차례대로 증착하는 단계와, 불순물 실리콘 물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 게이트 절연물질은 게이트 절연막으로 삼고, 상기 PR 물질을 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 비정질 실리콘 물질, 불순물 실리콘 물질의 건식식각(dry etch) 공정에 의해 반도체층으로 형성하는 단계와, 마지막으로 PR패턴을 스트립(strip)하는 단계이다.
- <23> 상기 반도체층은, 비정질 실리콘 물질로 이루어진 액티브층과, 불순물 실리콘 물질로 이루어진 오믹콘택층이 차례대로 적층된 구조를 가진다.
- <24> 상기 건식식각 단계는, 진공 챔버내에 반응 가스를 유입한 다음, 특정 압력에서 플라asma(plasma) 방전을 통해 반응 가스의 이온화에 의해 식각처리하는 단계를 포함한다.
- <25> st3에서는, 상기 반도체층을 덮는 영역에 데이터 금속물질을 증착하는 단계와, 상기 데이터 금속물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 PR 물질을 사진식각 공정에 의해 PR패턴으로 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 서로 이격되게 위치하는 소스 전극 및 드레인 전극을 형성하는 단계와, 마지막으로 PR패턴을 스트립(strip)하는 단계이다.
- <26> 이 단계에서는, 상기 소스 전극 및 드레인 전극을 마스크로 이용하여, 상기 소스 전극 및 드레인 전극 이격구간에 위치하는 오믹콘택층을 제거하여, 그 하부층을 이루는 액티브층 영역을 채널로 구성하는 단계를 포함한다.
- <27> 상기 게이트 전극, 반도체층, 소스 전극 및 드레인 전극은 박막트랜지스터를 이룬다.

- <28> st4에서는, 상기 박막트랜지스터를 덮는 영역에 보호층 절연물질을 증착하는 단계와, 상기 보호층 절연물질을 덮는 영역에 PR 물질을 도포하는 단계와, 일정 패턴을 가지는 마스크를 배치한 다음 노광, 현상 공정을 포함하는 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층을 형성하는 단계와, 마지막으로 PR패턴을 스트립(strip)하는 단계이다.
- <29> 상기 보호층 절연물질이 유기 물질로 이루어질 경우, 코팅 방법으로 형성될 수 있다.
- <30> st5에서는, 상기 보호층 상부에 화소 전극 물질층을 증착하는 단계와, 화소 전극 물질층 상부에 PR 물질을 도포하는 단계와, 상기 PR 물질을 사진식각 공정에 의해 PR패턴으로 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 드레인 콘택홀을 통해 드레인 전극과 연결되는 화소 전극을 형성하는 단계와, 마지막으로 PR패턴을 스트립(strip)하는 단계이다.
- <31> 이와 같이, 5 마스크 액정표시장치용 어레이 공정에서는, 매 마스크 공정별로 PR 스트립 공정이 포함되는데, 이러한 PR 스트립 단계에서 유기 용체로 이루어진 박리제(striper)가 주로 이용되었다.
- <32> 그런데, 이러한 박리제는 전술한 에천트에 비해 고가 재료에 해당되어, 제조 단가를 상승시키는 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

- <33> 상기 문제점을 해결하기 위해서, 본 발명에서는 제조 비용을 낮추어 생산수율이 향상된 액정표시장치를 제공하는 것을 목적으로 한다.

<34> 이를 위하여, 본 발명에서는 별도의 PR 스트립 단계를 생략하고, 모든 어레이 공정에 건식식각 공정이 이용되고, 건식식각 공정과 동일한 챔버 내에서 건식 스트립하는 방법으로 PR을 제거하고자 한다.

【발명의 구성 및 작용】

<35> 상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는 기판 상에, 게이트 금속물질을 형성한 다음, 감광성 물질인 PR(photo-resist)을 이용한 사진식각공정(photolithography)에 의해 제 1 PR패턴을 형성하고, 상기 제 1 PR패턴을 마스크로 이용한 식각(etching) 공정에 의해 게이트 전극으로 형성하는 단계와; 상기 게이트 전극을 덮는 영역에, 게이트 절연물질, 비정질 실리콘 물질(a-Si), 불순물 실리콘 물질(n+ a-Si)을 연속적으로 형성한 다음, 상기 게이트 절연물질은 게이트 절연막으로 삼고, 사진식각 공정에 의해 제 2 PR패턴을 형성하고, 상기 제 1 PR패턴을 마스크로 이용한 식각 공정에 의해 반도체층으로 형성하는 단계와; 상기 반도체층을 덮는 영역에 데이터 금속물질을 형성한 다음, 상기 사진식각 공정에 의해 제 3 PR패턴을 형성하고, 상기 제 3 PR패턴을 마스크로 이용한 식각 공정에 의해 소스 전극 및 드레인 전극으로 형성하는 단계와; 상기 게이트 전극, 반도체층, 소스 전극 및 드레인 전극은 박막트랜지스터를 이루고, 상기 박막트랜지스터를 덮는 영역에 보호층 절연물질을 형성한 다음, 상기 사진식각 공정에 의해 제 4 PR패턴을 형성하고, 상기 제 4 PR패턴을 마스크로 이용한 식각 공정에 의해 상기 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층으로 형성하는 단계와; 상기 보호층을 덮는 영역에 화소전극 물질을 형성한 다음, 상기 사진식각 공정에 의해 제 5 PR패턴을 형성하고, 상기 제 5 PR패턴을 마스크로 이용한 식각 공정에 의해 상기 드레인 콘택홀을 통해 드레인 전극과 연결되는 화소 전극으로 형성하는 단계를 포함하며, 상기 게이트

전극, 반도체층, 소스 전극 및 드레인 전극, 보호층, 화소 전극 각각의 형성 후에는, 상기 제 1 내지 제 5 PR패턴을 스트립(strip)하는 단계를 포함하며, 상기 스트립 단계는 건식 스트립 (dry strip) 방식으로 이루어지는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법을 제공한다.

<36> 상기 제 1 내지 제 5 PR패턴을 마스크로 이용한 식각 공정은, 진공 챔버내에 반응 가스를 유입한 다음, 소정 압력에서 플라스마(plasma) 방전을 통해 반응 가스의 이온화에 의해 식각처리하는 공정으로 정의되는 건식식각 공정이고, 상기 제 1 내지 제 5 PR패턴의 건식 스트립 단계는, 상기 건식식각 공정과 동일한 챔버 내에서 연속적으로 진행하며, 상기 건식 스트립 단계에서는, O_2 가스를 베이스로 하고, SF_6 또는 CF_4 가스 중 어느 하나가 첨가된 반응가스를 이용하는 것을 특징으로 한다.

<37> 상기 제 2 PR패턴의 건식 스트립 단계 이후에는, 상기 반도체층의 상부층을 이루는 불순물 실리콘층의 표면을 일부 식각하는 단계를 추가로 포함하고, 상기 불순물 실리콘층의 형성두께 범위는, $400 \sim 1,000 \text{ \AA}$ 이고, 상기 일부 식각 두께범위는 $100 \sim 700 \text{ \AA}$ 인 것을 특징으로 한다.

<38> 본 발명의 제 2 특징에서는, 기판 상에 절연막층, 비정질 실리콘 물질층, 불순물 실리콘 물질층을 차례대로 형성하는 단계와; 상기 불순물 실리콘 물질층 상의 일부 영역을 덮는 위치에, 사진식각 공정에 의해 PR패턴을 형성하는 단계와; 상기 PR패턴을 마스크로 이용하여, 노출된 불순물 실리콘 물질층, 비정질 실리콘 물질층을 건식식각하는 단계와; 상기 PR패턴을 건식 스트립하는 단계와; 상기 노출된 불순물 실리콘 물질층 표면 일부를 식각처리하는 단계를 포함하는 액정표시장치용 반도체층의 사진식각 공정을 제공한다.

<39> 상기 건식 스트립 단계에서는, O₂가스를 베이스로 하고, SF₆ 또는 CF₄가스가 첨가된 반응 가스를 이용하여, 상기 불순물 실리콘층의 형성두께 범위는, 400 ~ 1,000 Å이고, 상기 일부 식각 두께범위는 100 ~ 700 Å이며, 상기 건식 스트립 단계는, 상기 건식식각 공정과 동일한 챔버 내에서 연속적으로 진행되는 것을 특징으로 한다.

<40> 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.

<41> -- 제 1 실시예 --

<42> 도 3은 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 공정에 대한 개략적인 공정흐름도로서, 5 마스크 공정을 일례로 하여 설명한다.

<43> ST1에서는, 기판 상에 게이트 금속물질을 증착하는 단계와, 게이트 금속물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 PR 물질이 형성된 기판 상에 일정 패턴을 가지는 마스크를 배치한 다음 노광, 현상 공정을 포함하는 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패턴을 마스크로 이용한 식각공정에 의해 게이트 전극을 형성하는 단계이다.

<44> 상기 식각처리 단계에서는, 진공 챔버내에서 건식식각처리하여 게이트 금속물질을 패터닝하는 단계와, 상기 건식식각 공정과 동일한 진공 챔버 내에서 연속적으로 PR패턴을 건식 스트립하는 단계를 포함하는 것을 특징으로 한다.

<45> 기존에는, 습식식각처리 후 박리제를 이용하여 PR을 스트립하여, 박리제 사용에 따라 제조 단기가 상승되는 문제점이 있었으나, 본 발명에서는 별도의 박리제 사용을 생략하고 패터닝

공정을 건식식각 공정으로 하고, 동일 챔버에서 건식타입으로 PR을 제거함으로써, 제조 비용 상승을 방지할 수 있다.

<46> 상기 건식 스트립 단계에서는, O₂가스를 베이스로 하고, SF₆ 또는 CF₄가스가 첨가된 반응 가스를 이용할 수 있다.

<47> 그리고, 상기 게이트 금속물질은 비저항값이 낮은 금속물질에서 선택되며, 바람직하게는 알루미늄을 포함하는 금속물질에서 선택되는 것으로, 이러한 금속물질에 대한 건식식각 공정 시 반응가스로는 한 예로, CCl₄ 및 Cl₂의 혼합 가스를 이용할 수 있다.

<48> 이 단계에서는, 상기 게이트 전극과 연결되는 게이트 배선과, 게이트 배선의 일끝단에 위치하는 게이트 패드를 형성하는 단계를 포함한다.

<49> ST2에서는, 상기 게이트 전극을 덮는 영역에 게이트 절연물질, 비정질 실리콘 물질, 불순물 실리콘 물질을 차례대로 증착하는 단계와, 불순물 실리콘 물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 게이트 절연물질은 게이트 절연막으로 삼고, 상기 PR 물질을 사진식각 공정에 의해 PR패턴으로 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 비정질 실리콘 물질, 불순물 실리콘 물질의 식각처리 단계를 거쳐 반도체층으로 형성하는 단계이다.

<50> 상기 반도체층은, 비정질 실리콘 물질로 이루어진 액티브층과, 불순물 실리콘 물질로 이루어진 오믹콘택층이 차례대로 적층된 구조를 가진다.

<51> 상기 반도체층의 식각 단계는, 상기 ST 1에서와 같이 건식식각처리하는 단계와, 건식식각 공정과 동일한 챔버내에서 건식 스트립하는 단계를 포함하는 것을 특징으로 한다.

<52> 특히, 건식 스트립 단계를 거친 다음, PR의 건식 스트립 단계에서의 O₂계 플라스마에 의해 표면 손상을 받게 되어, 이러한 반도체층을 그대로 박막트랜지스터

소자로 이용시 소자에 악영향을 줄 수 있으므로, 상기 오믹콘택총의 표면을 일부식각(under etch)하는 단계를 더욱 포함한다.

<53> 따라서, 상기 불순물 실리콘 물질의 증착 단계에서, 기존보다 두껍게 증착하고, 전식 스트립 후 손상입은 오믹콘택총의 표면층을 일부식각처리하는 단계를 더욱 포함한다.

<54> 한 예로, 본 실시예에서는 불순물 실리콘 물질층을 400 ~ 1,000 Å 두께로 증착하고, 일부식각 단계에서 100 ~ 700 Å 두께로 표면을 일부 식각처리하는 것이 바람직하다.

<55> 이 단계에서는, 상기 소스 전극과 연결되는 데이터 배선과, 데이터 배선의 일끝단에 위치하는 데이터 패드를 형성하는 단계를 포함한다.

<56> ST3에서는, 상기 반도체층을 덮는 영역에 데이터 금속물질을 증착하는 단계와, 상기 데이터 금속물질을 덮는 영역에 PR 물질을 도포하는 단계와, 상기 PR물질을 사진식각 공정에 의해 PR패턴으로 형성하는 단계와, 상기 PR패턴을 마스크로 이용하여 전식식각법에 의해 서로 격리되게 위치하는 소스 전극 및 드레인 전극으로 형성하는 단계와, 상기 PR패턴을 전식 스트립 단계를 포함한다.

<57> 이 단계에서는, 상기 소스 전극 및 드레인 전극을 마스크로 이용하여, 상기 소스 전극 및 드레인 전극 이격구간에 위치하는 오믹콘택총을 제거하여, 그 하부층을 이루는 액티브층 영역을 채널로 구성하는 단계를 포함한다.

<58> 상기 게이트 전극, 반도체층, 소스 전극 및 드레인 전극은 박막트랜지스터를 이룬다.

<59> ST4에서는, 상기 박막트랜지스터를 덮는 영역에 보호층 물질을 증착하는 단계와, 상기 보호층 물질을 덮는 영역에 PR 물질을 도포하는 단계와, 일정 패턴을 가지는 마스크를 배치한 다음 노광, 현상 공정을 포함하는 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패

턴을 마스크로 이용한 건식식각 공정에 의해 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층을 형성하는 단계와, 상기 PR패턴을 건식 스트립하는 단계이다.

<60> 상기 보호층 절연물질이 유기 절연물질로 이루어질 경우, 코팅 방법으로 형성할 수 있다

<61> ST5에서는, 상기 보호층 상부에 화소 전극 물질층을 증착하는 단계와, 화소 전극 물질층 상부에 PR 물질을 도포하는 단계와, 상기 PR 물질을 사진식각 공정에 의해 PR패턴을 형성하는 단계와, 상기 PR패턴을 마스크로 이용한 건식식각 공정에 의해 드레인 콘택홀을 통해 드레인 전극과 연결되는 화소 전극을 형성하는 단계와, 마지막으로 PR패턴을 건식 스트립하는 단계이다.

<62> 본 단계에서는, 상기 화소 전극과 동일 물질로 이루어지는 게이트패드 전극 및 데이터패드 전극을 형성하는 단계를 포함한다.

<63> -- 제 2 실시예 --

<64> 도 4a 내지 4d는 본 발명의 제 2 실시예에 따른 액티브 공정을 단계별로 나타낸 단면도로서, 설명의 편의상 게이트 패턴부에 대한 도시 및 설명은 생략한다.

<65> 도 4a는, 기판(110) 상에 절연막(112), 비정질 실리콘층(114), 불순물 실리콘층(116)을 차례대로 형성하는 단계와, 불순물 실리콘층(116) 상의 중앙부를 덮는 영역에 PR패턴(120)을 형성하는 단계이다.

<66> 이때, 상기 불순물 실리콘층(116)은 기존의 액티브 공정에서보다 두껍게 형성하는 것을 특징으로 하고, 한 예로 400 ~ 1,000 Å의 두께로 증착하는 것이 바람직하다.

<67> 도 4b는, 상기 PR패턴(120)을 마스크로 이용한 건식식각 공정에 의해, PR패턴(120)과 대응되는 패턴 구조로 불순물 실리콘층(116) 및 비정질 실리콘층(114)을 패터닝하는 단계이고, 도 4c는 상기 PR패턴(120)을 건식 스트립하는 단계이다.

<68> 이때, 건식 스트립 단계에서는 O_2 베이스 플라스마에 의해, 불순물 실리콘층(118) 표면 영역(I)이 손상된다.

<69> 도 4d는, 상기 불순물 실리콘층(118)의 손상된 표면영역(I)을 일부식각처리하는 단계이다.

<70> 이때, 상기 불순물 실리콘층(118)의 증착 두께(d1)가 400 ~ 1,000 Å일 경우, 일부식각 (under etch) 두께(d2)는 100 ~ 700 Å으로 하는 것이 바람직하다.

<71> 본 발명은 상기 실시예로 한정하지 않으며, 본 발명의 취지에 벗어나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

【발명의 효과】

<72> 이와 같이, 본 발명에 따른 액정표시장치용 어레이 기판의 제조 방법에 의하면, 건식식각 공정과 동일 챔버에서 PR을 건식 스트립하여 별도의 박리제 사용을 생략할 수 있어, 제조 단가를 낮출 수 있으며, 액티브 공정에서는 불순물 실리콘층 표면의 일부식각 단계를 포함하는 것으로, 소자에 손상이 가해지는 것을 방지할 수 있어, 모든 어레이 소자를 안정적으로 적용할 수 있기 때문에, 생산수율을 높일 수 있는 장점을 가진다.

【특허청구범위】**【청구항 1】**

기판 상에, 게이트 금속물질을 형성한 다음, 감광성 물질인 PR(photo-resist)을 이용한 사진식각 공정(photolithography)에 의해 제 1 PR패턴을 형성하고, 상기 제 1 PR패턴을 마스크로 이용한 식각(etching) 공정에 의해 게이트 전극으로 형성하는 단계와;

상기 게이트 전극을 덮는 영역에, 게이트 절연물질, 비정질 실리콘 물질(a-Si), 불순물 실리콘 물질(n⁺ a-Si)을 연속적으로 형성한 다음, 상기 게이트 절연물질은 게이트 절연막으로 삼고, 사진식각 공정에 의해 제 2 PR패턴을 형성하고, 상기 제 1 PR패턴을 마스크로 이용한 식각 공정에 의해 반도체층으로 형성하는 단계와;

상기 반도체층을 덮는 영역에 데이터 금속물질을 형성한 다음, 상기 사진식각 공정에 의해 제 3 PR패턴을 형성하고, 상기 제 3 PR패턴을 마스크로 이용한 식각 공정에 의해 소스 전극 및 드레인 전극으로 형성하는 단계와;

상기 게이트 전극, 반도체층, 소스 전극 및 드레인 전극은 박막트랜지스터를 이루고, 상기 박막트랜지스터를 덮는 영역에 보호층 절연물질을 형성한 다음, 상기 사진식각 공정에 의해 제 4 PR패턴을 형성하고, 상기 제 4 PR패턴을 마스크로 이용한 식각 공정에 의해 상기 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층으로 형성하는 단계와;

상기 보호층을 덮는 영역에 화소전극 물질을 형성한 다음, 상기 사진식각 공정에 의해 제 5 PR패턴을 형성하고, 상기 제 5 PR패턴을 마스크로 이용한 식각 공정에 의해 상기 드레인 콘택홀을 통해 드레인 전극과 연결되는 화소 전극으로 형성하는 단계

를 포함하며, 상기 게이트 전극, 반도체층, 소스 전극 및 드레인 전극, 보호층, 화소 전극 각각의 형성 후에는, 상기 제 1 내지 제 5 PR패턴을 스트립(strip)하는 단계를 포함하며, 상기 스트립 단계는 건식 스트립(dry strip) 방식으로 이루어지는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

【청구항 2】

제 1 항에 있어서,

상기 제 1 내지 제 5 PR패턴을 마스크로 이용한 식각 공정은, 진공 챔버내에 반응 가스를 유입한 다음, 소정 압력에서 플라스마(plasma) 방전을 통해 반응 가스의 이온화에 의해 식각처리하는 공정으로 정의되는 건식식각 공정인 액정표시장치용 어레이 기판의 제조방법.

【청구항 3】

제 2 항에 있어서,

상기 제 1 내지 제 5 PR패턴의 건식 스트립 단계는, 상기 건식식각 공정과 동일한 챔버내에서 연속적으로 진행하는 액정표시장치용 어레이 기판의 제조방법.

【청구항 4】

제 3 항에 있어서,

상기 건식 스트립 단계에서는, O_2 가스를 베이스로 하고, SF_6 또는 CF_4 가스 중 어느 하나가 첨가된 반응가스를 이용하는 액정표시장치용 어레이 기판의 제조방법.

【청구항 5】

제 1 항에 있어서,

상기 제 2 PR패턴의 건식 스트립 단계 이후에는, 상기 반도체층의 상부층을 이루는 불순물 실리콘층의 표면을 일부 식각하는 단계를 추가로 포함하는 액정표시장치용 어레이 기판의 제조방법.

【청구항 6】

제 5 항에 있어서,

상기 불순물 실리콘층의 형성두께 범위는, 400 ~ 1,000 Å이고, 상기 일부 식각 두께범위는 100 ~ 700 Å인 액정표시장치용 어레이 기판의 제조방법.

【청구항 7】

기판 상에 절연막층, 비정질 실리콘 물질층, 불순물 실리콘 물질층을 차례대로 형성하는 단계와;

상기 불순물 실리콘 물질층 상의 일부 영역을 덮는 위치에, 사진식각 공정에 의해 PR패턴을 형성하는 단계와;

상기 PR패턴을 마스크로 이용하여, 노출된 불순물 실리콘 물질층, 비정질 실리콘 물질층을 건식식각하는 단계와;

상기 PR패턴을 건식 스트립하는 단계와;

상기 노출된 불순물 실리콘 물질층 표면 일부를 식각처리하는 단계

를 포함하는 액정표시장치용 반도체층의 사진식각 공정.

【청구항 8】

제 7 항에 있어서,

상기 건식 스트립 단계에서는, O_2 가스를 베이스로 하고, SF_6 또는 CF_4 가스가 첨가된 반응 가스를 이용하는 액정표시장치용 반도체층의 사진식각 공정.

【청구항 9】

제 7 항에 있어서,

상기 불순물 실리콘층의 형성두께 범위는, 400 ~ 1,000 Å이고, 상기 일부 식각 두께범위는 100 ~ 700 Å인 액정표시장치용 반도체층의 사진식각 공정.

【청구항 10】

제 7 항에 있어서,

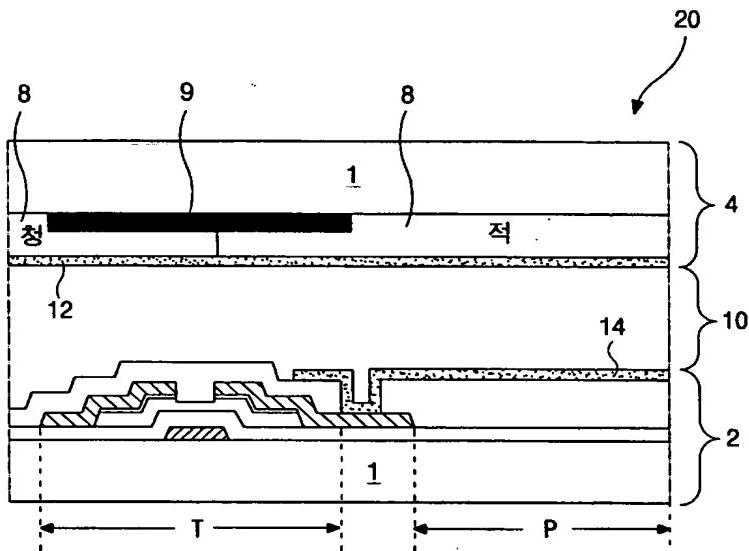
상기 건식 스트립 단계는, 상기 건식식각 공정과 동일한 챔버 내에서 연속적으로 진행되는 액정표시장치용 반도체층의 사진식각 공정.

1020020084589

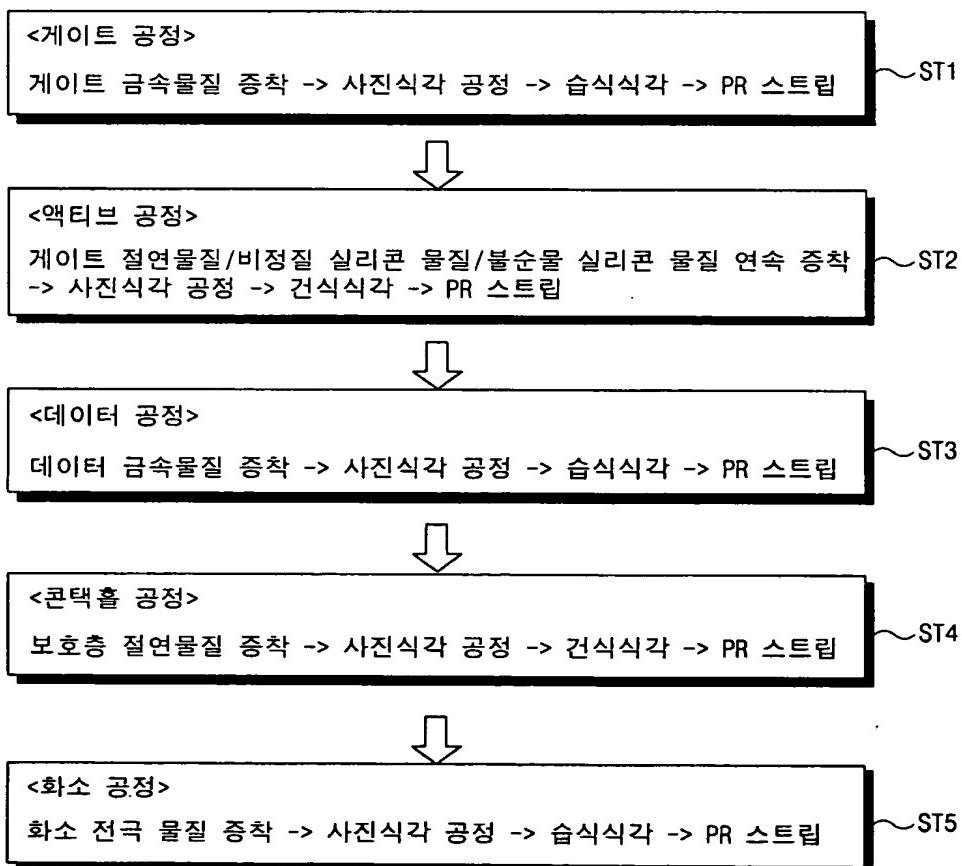
출력 일자: 2003/9/9

【도면】

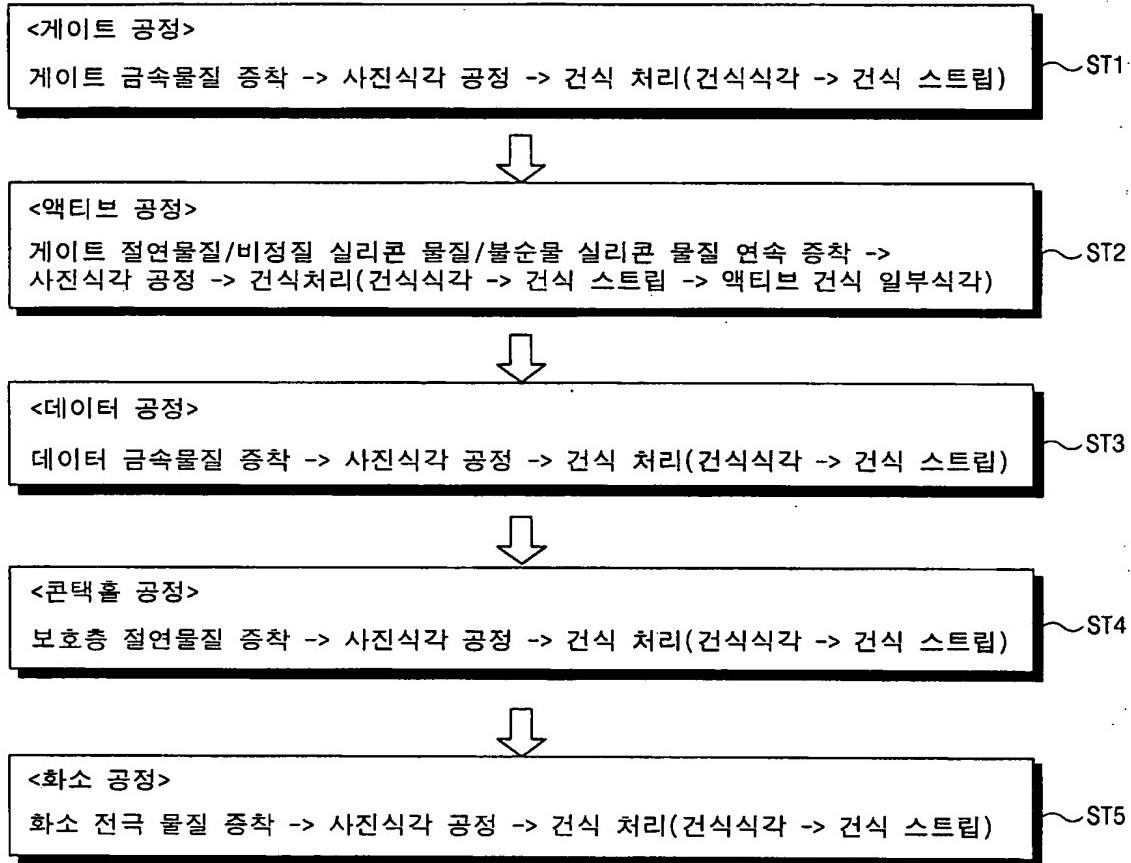
【도 1】



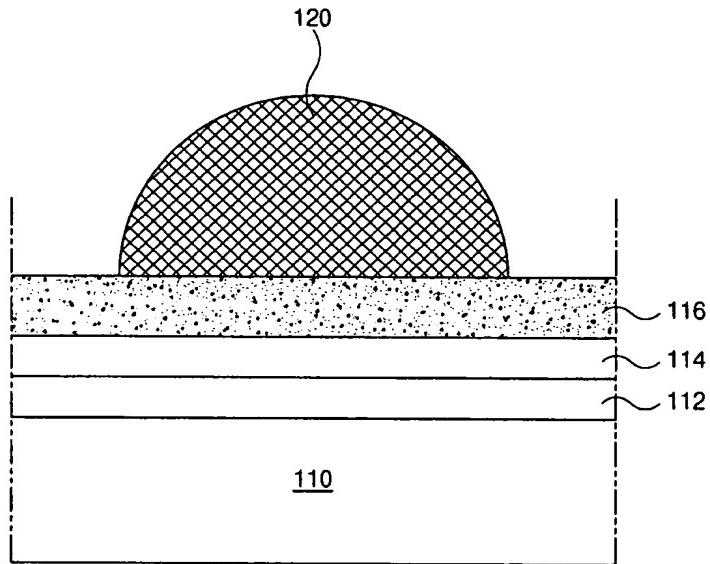
【도 2】



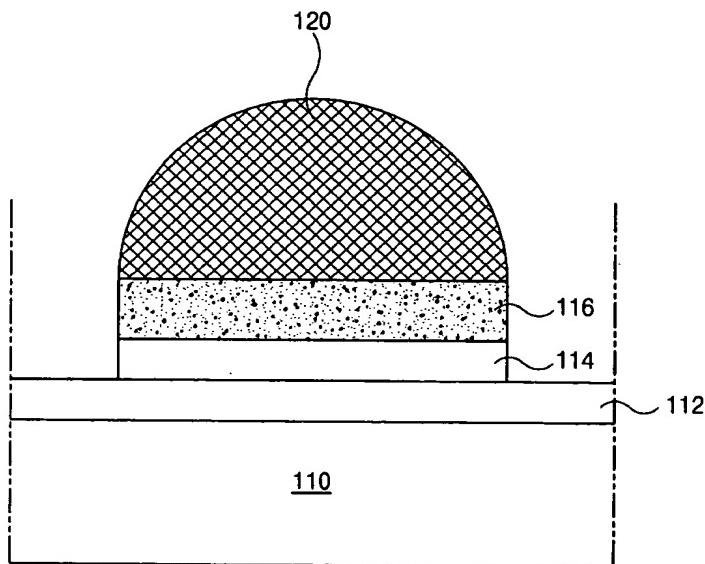
【도 3】



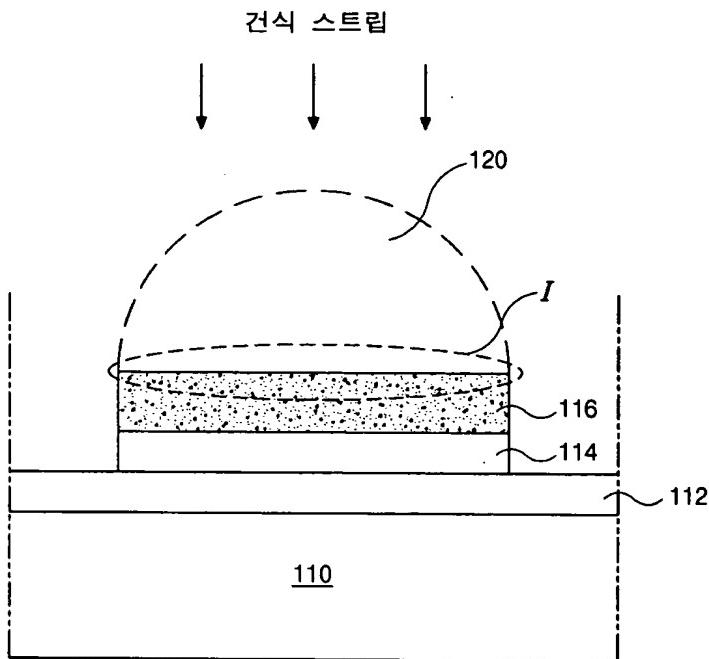
【도 4a】



【도 4b】



【도 4c】



【도 4d】

